

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

MENU

SEARCH

INDEX

DETAIL

NEXT

1/3



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 11014556

(43)Date of publication of application: 22.01.1999

(51)Int.Cl.

G01N 21/88
 G01M 11/00
 G01R 31/00
 G02F 1/13
 G02F 1/136
 G09F 9/35

(21)Application number: 09168230

(71)Applicant:

FUJITSU LTD

(22)Date of filing: 25.06.1997

(72)Inventor:

NAGASE YOJI

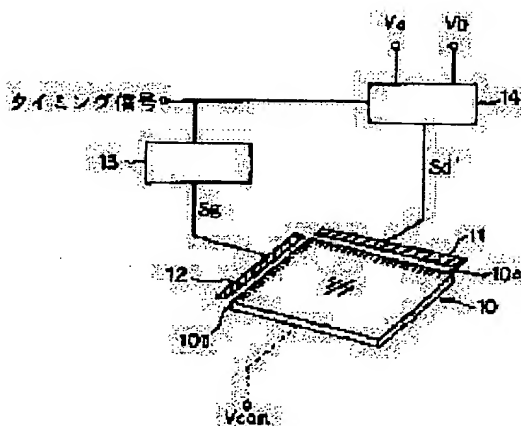
TANAKA YOSHINORI

(54) METHOD AND APPARATUS FOR INSPECTION OF TFT LIQUID-CRYSTAL PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To discriminate the OFF-defect of a thin-film transistor(TFT) by a simple contrivance in an all-over turning-on inspection before a driver IC is attached.

SOLUTION: While a common TFT ON-test signal is being applied to all gate bus lines which are exposed on the short side 10b of a liquid-crystal substrate 10, a common display test signal is applied to all data bus lines which are exposed on the long side 16a of the liquid-crystal substrate 10, and the display state of all pixels on the liquid-crystal substrate 10 is inspected. At this time, the level of the display test signal is made different between the active period and the inactive period of the TFT ON-test signal. In the case



of a TFT in which an OFF-defect is generated, a pixel voltage is rewritten in the inactive period of the TFT ON-test signal, and the display level of a screen is changed. Consequently, when its change is confirmed visually, a defective pixel can be discriminated easily.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998 Japanese Patent Office

[MENU](#)

[SEARCH](#)

[INDEX](#)

[DETAIL](#)

[NEXT](#)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-14556

(43) 公開日 平成11年(1999) 1月22日

(51) Int.Cl.⁸

識別記号

F I

G 0 1 N 21/88

G 0 1 N 21/88

J

G 0 1 M 11/00

G 0 1 M 11/00

T

G 0 1 R 31/00

G 0 1 R 31/00

G 0 2 F 1/13

G 0 2 F 1/13

1 0 1

1/136

5 0 0

1/136

5 0 0

審査請求 未請求 請求項の数 2 O L (全 6 頁) 最終頁に続く

(21) 出願番号

特願平9-168230

(22) 出願日

平成9年(1997) 6月25日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 長瀬 洋二

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 田中 義規

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74) 代理人 弁理士 有我 軍一郎

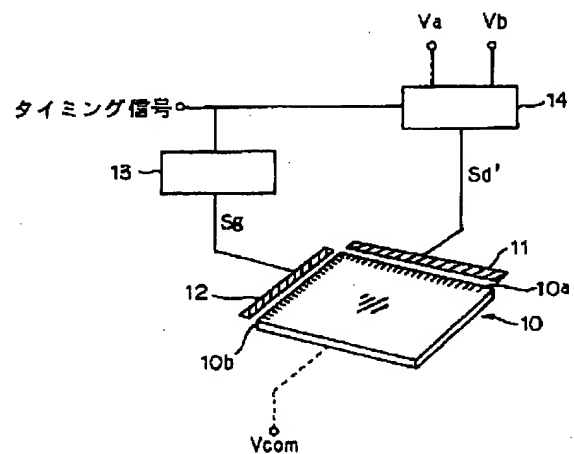
(54) 【発明の名称】 T F T液晶パネルの検査方法及びその装置

(57) 【要約】

【課題】 ドライバ I C を取り付ける前のべた点灯検査において簡単な工夫で T F T のオフ欠陥を識別する。

【解決手段】 液晶基板の短辺側に露出した全てのゲートバスラインに共通の T F T オン試験信号を印加しながら液晶基板の長辺側に露出した全てのデータバスラインに共通の表示試験信号を印加して液晶基板の全ての画素の表示状態を検査する際に表示試験信号のレベルを T F T オン試験信号のアクティブ期間とインアクティブ期間とで異ならせる。オフ欠陥を生じた T F T の場合は、T F T オン試験信号のインアクティブ期間になると画素電圧が書き換えられてしまうために、画面の表示レベルが変化する。したがって、この変化を目視確認することにより、欠陥画素を容易に識別できる。

一実施例の概念的な構成図



Sg : T F T オン試験信号

Sd' : 表示試験信号

10 : 液晶基板

10a : 長辺側

10b : 短辺側

11 : データ用コンタクト (第2の手段、第3の手段)

12 : ゲート用コンタクト (第1の手段)

13 : ゲート用信号発生器 (第1の手段)

14 : データ用信号発生器 (第2の手段、第3の手段)

1

【特許請求の範囲】

【請求項 1】液晶基板の短辺側に露出した全てのゲートバスラインに共通の T F T オン試験信号を印加しながら、前記液晶基板の長辺側に露出した全てのデータバスラインに共通の表示試験信号を印加して、前記液晶基板の全ての画素の表示状態を検査する方法において、前記表示試験信号のレベルを前記 T F T オン試験信号のアクティブ期間とインアクティブ期間とで異ならせたことを特徴とする T F T 液晶パネルの検査方法。

【請求項 2】液晶基板の短辺側に露出した全てのゲートバスラインに共通の T F T オン試験信号を印加するための第 1 の手段と、前記液晶基板の長辺側に露出した全てのデータバスラインに共通の表示試験信号を印加するための第 2 の手段と、前記表示試験信号のレベルを前記 T F T オン試験信号のアクティブ期間とインアクティブ期間とで異ならせるための第 3 の手段と、を備えたことを特徴とする T F T 液晶パネルの検査装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、スイッチング素子に T F T (thin film transistor: 薄膜トランジスタ) を用いたアクティブマトリクス方式の液晶パネル（以下、T F T 液晶パネルと言う）の検査方法及びその装置に関し、特に、ドライバ I C を取り付け前の段階で行われる“べた点灯検査”と呼ばれる検査方法及びその装置に関する。

【0002】T F T 液晶パネルは、画素電極と対向電極との間に挟み込まれた液晶の配向を、両電極間の容量に書き込まれた電圧（以下、画素電圧と言う）で制御することによって所望の表示階調を得るというものである。T F T のスイッチング動作によって正確な画素電圧の書き込みが可能で、微妙な中間調を表示できるという特長があり、パーソナルコンピュータをはじめ様々な表示装置に多用されている。しかし、一方で T F T の製造欠陥に伴う歩留まりの低さという難点も持ち合わせており、歩留まり改善に寄与する有益な技術の提供が求められている。

【0003】

【従来の技術】一般に、T F T 液晶パネルの歩留まりは、ドライバ I C を実装する前の工程のうちラビング工程と貼り合わせ工程が支配的である。ラビング工程では配向膜のこすり過ぎによって配向不良や光漏れを生じやすく或いは摩耗帯電によって T F T や配向膜が破壊しやすいからであり、また、貼り合わせ工程ではセル・ギャップが不均一になって表示ムラが生じやすいからである。ドライバ I C を実装する前の段階の T F T 液晶パネルを便宜的に液晶基板と称すると、この液晶基板の欠陥は“べた点灯検査”と呼ばれる手法によってスクリーニングされていた。

【0004】図 8 において、1 は液晶基板である。液晶

2

基板 1 は 2 枚のガラス板の一方にゲートバスラインとデータバスラインを交差配列すると共に各交差点に T F T と液晶電極を形成し、他方のガラス板に共通電極を形成した構造を有しており、図では各々のデータバスライン 2、ゲートバスライン 3、T F T 4 及び液晶電極 5 を代表的に示してある。液晶基板 1 の少なくとも 2 辺にはそれぞれゲートバスラインとデータバスラインの先端が露出している。この露出部分に T A B (tape automate bonding) によってドライバ I C を実装することになるが、現段階ではまだドライバ I C は取り付けられていない。

【0005】従来のべた点灯検査は、全てのゲートバスラインに共通の T F T オン試験信号 S g を加えながら、全てのデータバスラインに共通の表示試験信号 S d を加えるというものである。なお、共通電極の電位 (V c o m) は省略してある。S g の 1 周期 T g は当該液晶基板 1 の水平走査周波数の周期にほぼ相当し、例えば 60 H z の表示画像であれば T g は 16.6 m s になる。S g のアクティブ期間のレベルは T F T 4 のしきい値を十分に超える大きさに設定されており、このアクティブ期間で T F T 4 がオンするようになっている。一方、S d は任意の一つの表示階調（典型的には黒レベル又は白レベル）に対応した電位レベルに設定されており、且つ、液晶劣化防止のために、V c o m を中心に T g の周期で正負交互に交流駆動されている。

【0006】S d の階調を黒レベルにすると液晶基板 1 の全面が黒表示になり、逆に白レベルにすると液晶基板 1 の全面が白表示になる。したがって、前者では欠陥画素が白く見え、後者では欠陥画素が黒く見えるから、欠陥の程度によって液晶基板 1 の良・不良を判定できる。

【0007】

【発明が解決しようとする課題】しかしながら、かかる従来のべた点灯検査にあつては、T F T のオフ欠陥（不完全なオフ状態；具体的にはソースドレイン間が小さな抵抗値でつながった状態）があつた場合、液晶基板 1 の表示状態からはこの欠陥を見つけ出すことができないという問題点があつた。

【0008】すなわち、正常な T F T の場合は S g のアクティブ期間でオン状態となって S d のレベルを画素電極 5 に書き込み、S g の立ち下がりと同時にオフ状態となって次の S g の立ち上がりまでの間その書き込み電位を保持するが、オフ欠陥を生じた T F T の場合は S g が立ち下がってもオフ状態にならないため、S d が継続的に液晶電極 5 に書き込まれてしまう。何れの場合も液晶基板 1 の表示状態はまったく同じであり、正常な T F T とオフ欠陥を生じた T F T の見分けが付かない。

【0009】なお、T F T のオフ欠陥は、全てのゲートバスラインに一度に S g を与えるのではなく、ゲートバスラインを線順次に選択しながら S g を順番に与えることによって識別できる。例えば、i 行目のゲートバスラ

インに S_g を与えたときに、 i 行目以外の画素が表示 (S_d のレベル) された場合は、その画素の T F T にオフ欠陥が生じていることを識別できる。

【0010】但し、そのためには、液晶基板 1 のゲートバスラインの一本一本と電気的なコンタクトをとる必要があるが、ゲートバスラインのピッチはきわめて狭いため、コンタクト用治具の工作精度や位置合わせ精度を十分なものにしなければならず、結局、検査コストのアップにつながってしまう。そこで、本発明は、ドライバ I C を取り付ける前のべた点灯検査において、簡単な工夫で T F T のオフ欠陥を識別することを目的とする。

【0011】

【課題を解決するための手段】本発明は、液晶基板の短辺側に露出した全てのゲートバスラインに共通の T F T オン試験信号を印加しながら、前記液晶基板の長辺側に露出した全てのデータバスラインに共通の表示試験信号を印加して、前記液晶基板の全ての画素の表示状態を検査する際に、前記表示試験信号のレベルを前記 T F T オン試験信号のアクティブ期間とインアクティブ期間とで異ならせたことを特徴とするものである。

【0012】説明の都合上、T F T オン試験信号のアクティブ期間における表示試験信号のレベルを V_a 、T F T オン試験信号のインアクティブ期間における表示試験信号のレベルを V_b とすると、正常な T F T の場合は、T F T オン試験信号のアクティブ期間に書き込まれた画素電圧 (V_a) を T F T オン試験信号のインアクティブ期間の間保持するため、画面の表示レベルは V_a に対応したものになるが、オフ欠陥を生じた T F T の場合は、T F T オン試験信号のインアクティブ期間になると画素電圧が V_b に書き換えられてしまうために、画面の表示レベルが V_a から V_b へと変化する。したがって、この変化を目視確認することにより、欠陥画素を容易に識別できる。

【0013】

【発明の実施の形態】以下、本発明の実施例を図面に基づいて説明する。図 1、図 2 は本発明に係る T F T 液晶パネルの検査方法及びその装置の一実施例を示す図である。図 1 において、10 はドライバ I C を取り付ける前の液晶基板 (従来の液晶基板 1 に相当) であり、11 は液晶基板 10 の長辺側 10 a に露出した全てのデータバスラインに電気的に接続するデータ用コンタクト、12 は液晶基板 10 の短辺側 10 b に露出した全てのゲートバスラインに電気的に接続するゲート用コンタクトである。なお、データ用コンタクト 11 及びゲート用コンタクト 12 は液晶基板 10 から離れているが、これは図示の都合である。

【0014】13 はゲート用信号発生器、14 はデータ用信号発生器である。これらの信号発生器 13、14 は、所定のタイミング信号 (液晶基板 10 の表示信号に対応した水平垂直同期信号やクロック信号など) に同期

した試験信号を発生してゲート用コンタクト 11 やデータ用コンタクト 12 に印加するためのものであり、ゲート用信号発生器 13 とゲート用コンタクト 12 は一体として特許請求の範囲に記載の“第 1 の手段”を構成し、また、データ用信号発生器 14 とデータ用コンタクト 11 は一体として特許請求の範囲に記載の“第 2 の手段”及び“第 3 の手段”を構成する。

【0015】ゲート用信号発生器 13 からゲート用コンタクト 12 に印加される T F T オン試験信号 S_g は従来例と同様であるが、データ用信号発生器 14 からデータ用コンタクト 11 に印加される表示用試験信号 S_d' は、以下の点で従来例と相違する。すなわち、図 2 は本実施例の S_g 及び S_d' の波形図であり、 S_g は、従来例と同様に一つの周期 T_g にアクティブ期間 (T F T のしきい値を上回るレベルの期間) とインアクティブ期間 (T F T のしきい値を下回るレベルの期間) を含むが、 S_d' は、 S_g のアクティブ期間のレベル (便宜的に V_a) と同インアクティブ期間のレベル (便宜的に V_b) とで異なっている。なお、液晶の劣化防止のために交流駆動を行うのは当然であり、本実施例の V_a 及び V_b も com を中心にして T_g の周期で正負 (V_a 、 V_b の後のマイナス記号は負極性を表わしている) に振っている。

【0016】このような構成において、正常な T F T の場合は、 S_g のアクティブ期間でオン状態となって V_a を画素電極に書き込んだ後、 S_g のインアクティブ期間でオフ状態となって書き込まれた V_a をそのまま保持する。このため、 S_g のインアクティブ期間における V_b は何ら表示に影響しない。例えば、 V_a を黒レベルとすれば、画面表示は黒のままである。

【0017】これに対して、オフ欠陥を生じた T F T の場合は、 S_g のインアクティブ期間で完全なオフ状態とならないため、この欠陥 T F T を通して画素電圧が V_a から V_b (又は V_b に近いレベル) へと書き換えられてしまう。したがって、例えば、 V_a を黒レベル、 V_b を白レベルとすれば、画面表示が当該欠陥部分で黒から白に変化するので、容易に欠陥を識別できる。

【0018】なお、図 2 の例では、 S_g のアクティブ期間の S_d' を V_a 、インアクティブ期間の S_d' を V_b とし、且つ、 $V_a > V_b > V_{com}$ (負極性側では $V_a < V_b < V_{com}$) としているが、これに限らない。要は、 S_g のアクティブ期間の S_d' のレベル V_a とインアクティブ期間の S_d' のレベル V_b とを異ならせればよく、例えば、図 3 に示すように、 $V_a > V_b = V_{com}$ (負極性側では $V_a < V_b = V_{com}$) としてもよいし、図 4 に示すように、 V_a と V_b を入れ替え (すなわち S_g のアクティブ期間の S_d' を V_b 、インアクティブ期間の S_d' を V_a) てもよいし、図 5 に示すように、 $V_a > V_b = V_{com}$ (負極性側では $V_a < V_b = V_{com}$) としてもよい。あるいは、液晶の劣化を無視

できる程度に検査時間が短い場合は、図6や図7に示すように、交流駆動を行わず全ての周期で $V_a > V_b > V_{com}$ 又は $V_a > V_b = V_{com}$ (図7では $V_a(-) < V_b(-) < V_{com}$ 又は $V_a(-) < V_b(-) = V_{com}$)としてもよい。

【0019】また、 V_a や V_b に対応する階調レベルも、大きなコントラスト比を得るという観点から当然、一方を最大の階調レベル、他方を最小の階調レベルとすべきであるが、十分な識別性能が得られるのであれば、適宜の中間調を V_a や V_b に割当てても構わない。

【0020】

【発明の効果】本発明によれば、全てのデータバスラインに印加する表示試験信号のレベルを、TFTオン試験信号のアクティブ期間とインアクティブ期間とで異ならせるという簡単な工夫だけで、オフ欠陥を生じたTFTの画素を間違いなく識別することができ、不良の液晶基板をべた点灯検査の段階で確実にスクリーニングできる。

【0021】そして、このことにより、ドライバICの無用な破棄を回避して製造コストを大幅に抑制できるといふTFT液晶パネルの分野にとってきわめて有益な効果が得られる。その理由は、従来技術では、ドライバICを取り付けた後の検査でしかオフ欠陥を生じたTFTを見つけ出すことができなかったからであり、一旦取り

付けたドライバICを取り外すには相応の手間とコストがかかるため、不本意ながら液晶ユニット全体を破棄せざるを得なかったからである。

【図面の簡単な説明】

【図1】一実施例の概念的な構成図である。

【図2】一実施例の信号波形図である。

【図3】一実施例の他の信号波形図(その1)である。

【図4】一実施例の他の信号波形図(その2)である。

【図5】一実施例の他の信号波形図(その3)である。

10 【図6】一実施例の他の信号波形図(その4)である。

【図7】一実施例の他の信号波形図(その5)である。

【図8】従来のべた点灯検査の概念図である。

【符号の説明】

Sg : TFTオン試験信号

Sd' : 表示試験信号

2 : データバスライン

3 : ゲートバスライン

10 : 液晶基板

10a : 長辺側

20 10b : 短辺側

11 : データ用コンタクト (第2の手段、第3の手段)

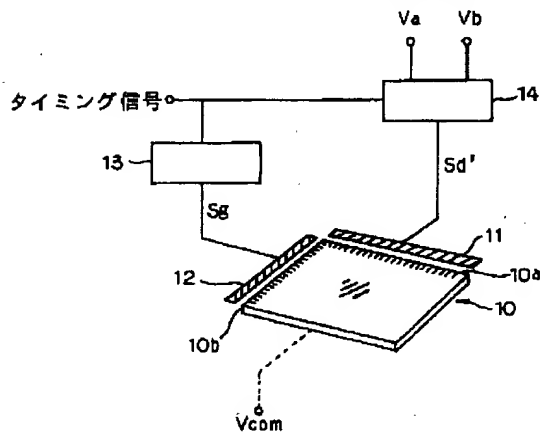
12 : ゲート用コンタクト (第1の手段)

13 : ゲート用信号発生器 (第1の手段)

14 : データ用信号発生器 (第2の手段、第3の手段)

【図1】

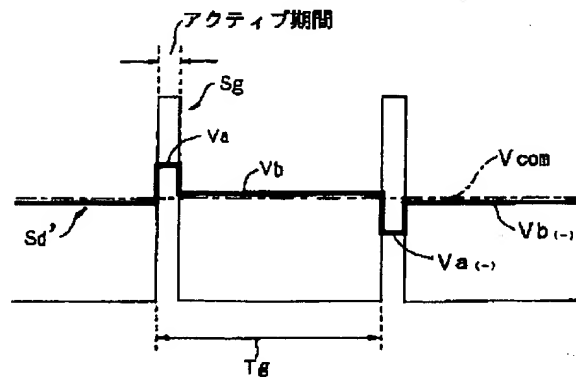
一実施例の概念的な構成図



Sg : TFTオン試験信号
Sd' : 表示試験信号
10 : 液晶基板
10a : 長辺側
10b : 短辺側
11 : データ用コンタクト (第2の手段、第3の手段)
12 : ゲート用コンタクト (第1の手段)
13 : ゲート用信号発生器 (第1の手段)
14 : データ用信号発生器 (第2の手段、第3の手段)

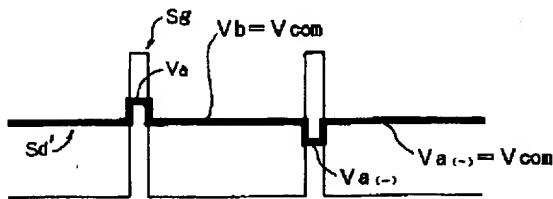
【図2】

一実施例の信号波形図



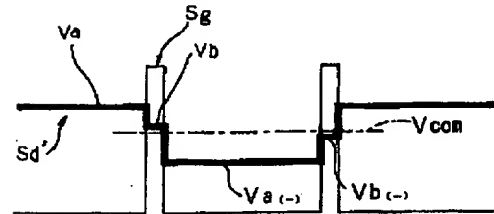
【図3】

一実施例の他の信号波形図（その1）



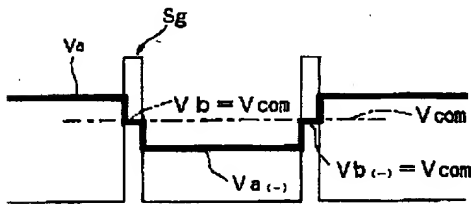
【図4】

一実施例の他の信号波形図（その2）



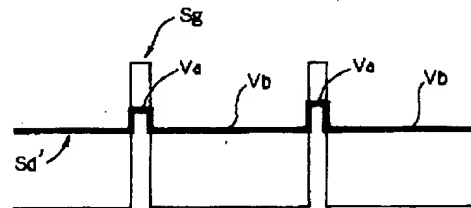
【図5】

一実施例の他の信号波形図（その3）



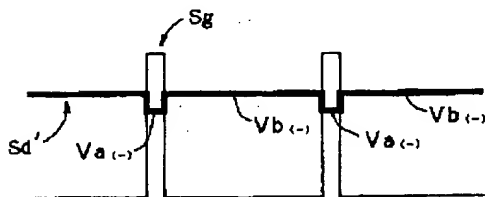
【図6】

一実施例の他の信号波形図（その4）



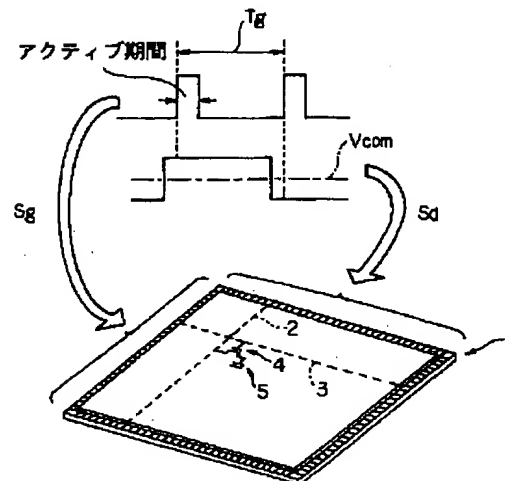
【図7】

一実施例の他の信号波形図（その5）



【図8】

従来のべた点灯検査の概念図



2 : データバスライン
3 : ゲートバスライン

(6)

特開平 1 1 - 1 4 5 5 6

フロントページの続き

(51)Int.Cl.⁶

G 0 9 F 9/35

識別記号

3 0 2

F I

G 0 9 F 9/35

3 0 2